

30V 半桥 IPM

产品概述

CP9005 是一款内置高边和低边 MOSFET 的驱动芯片，可用于同步降压、升降压和半桥拓扑中。

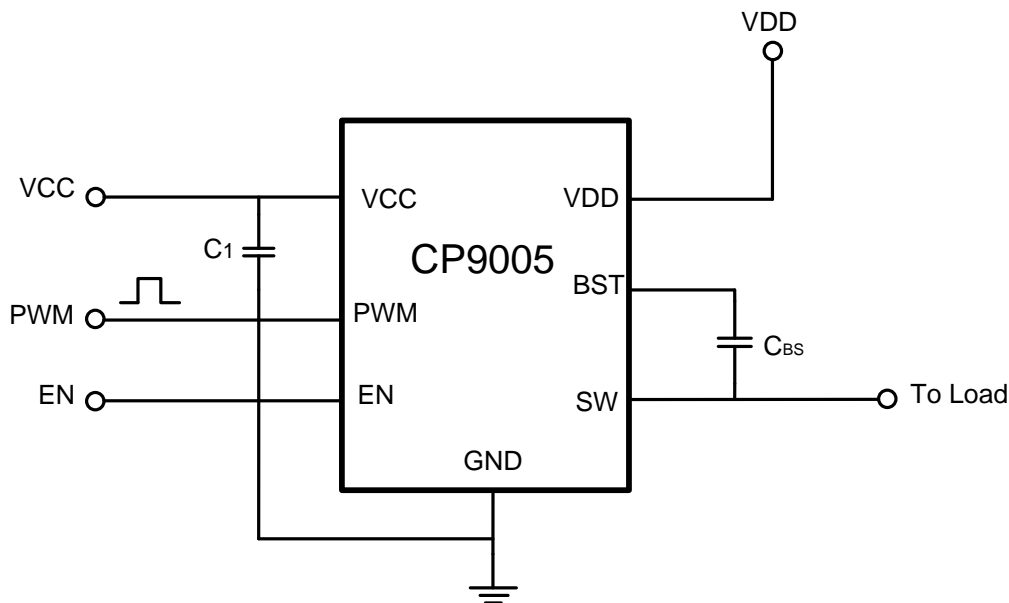
CP9005 内部集成欠压锁死电路可以确保 MOSFET 在较低的电源电压下处于关断状态，用以提高转换效率。集成使能关断功能，可以同时关断高边和低边内置 MOSFET。

CP9005 内建死区自适应功能，可以适应更多应用条件，同时简化设计的繁琐。

应用领域

- 半桥/全桥转换器
- 同步降压、升降压拓扑
- 电子烟、无线充 MOSFET 驱动器

典型应用电路



- 1、C1为滤波电容，可选择：1~10 μ F。
- 2、C_{BS}为自举电容，可选择：0.1~1 μ F。
- 3、输出端电阻和反向二极管可根据实际情况省略。

产品特点

- 电源电压工作范围为 4V~15V
- 内置自举二极管
- 固定死区时间
- 内置 30V N 沟道 MOSFET
- 兼容 3.3V/5V/15V 输入信号
- UVLO 时 EN 端输出低电平
- 内建死区自适应功能防止 MOSFET 交叉导通
- EN 端可同时关断上下两个 MOSFET
- VCC, BST 欠压锁死功能
- 绿色环保无卤，满足 ROHS 标准

封装

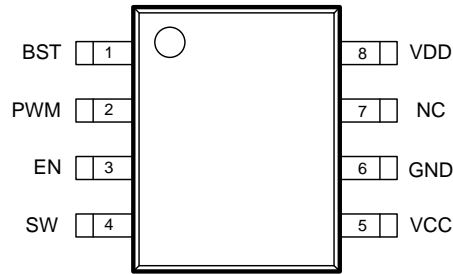
- SOP-8

■ 订购信息

CP9005 ①②③

数字	项目	符号	描述
①	内置 N 沟道 MOSFET 信息	A	内置 3A N 沟道 MOSFET
		B	内置 6A N 沟道 MOSFET
		C	内置 10A N 沟道 MOSFET
②	封装信息	S	SOP-8 封装
③	产品包装卷带信	R	正向, 编带数量 3K
		L	反向, 编带数量 3K
		F	正向, 编带数量 4K
		H	反向, 编带数量 4K

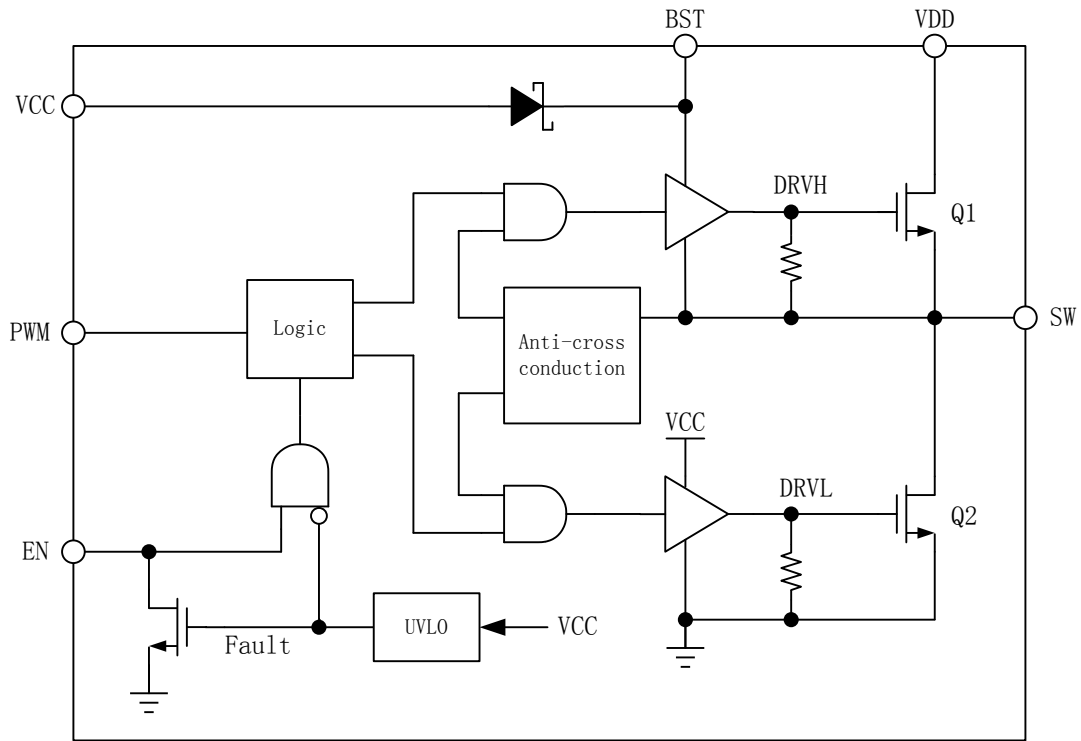
■ 引脚配置



■ 引脚分配

引脚号	引脚名	功能
1	BST	高边侧悬浮自举电源端, 和SW端通过自举电容相连。
2	PWM	控制输入端
3	EN	使能端
4	SW	高边悬浮地。连接到高边侧MOS源端和低边侧MOS漏端。
5	VCC	电源输入端, 外接至少1uF旁路电容到地。
6	GND	接地
7	NC	悬空脚
8	VDD	连接高边侧MOSFET漏端。

功能框图



绝对最大额定值

项目	符号	极限范围	单位
VCC耐压	V_{VCC}	-0.3~ 16.5	V
BST耐压	V_{BST}	-0.3~ 65	V
VDD耐压	V_{VDD}	-0.3~ 33	V
SW耐压	V_{SW}	-10~ $V_{BST}+0.3$	V
EN耐压	V_{EN}	-0.3~16.5	V
PWM耐压	V_{PWM}	-0.3~16.5	V
存储温度范围	T_{STG}	-40~150	°C
工作结温	T_J	-40~150	°C
ESD HBM模式	V_{ESD}	2K	V

注意：超过额定参数所规定的范围将对芯片造成损害，无法预料芯片在额定参数范围外的工作状态，而且若长时间工作在额定参数范围外，可能影响芯片的可靠性。

电学特性参数 (若无其它说明, $V_{CC}=12V$, $T_A=25^\circ C$)

符号	项目	条件	最小	典型	最大	单位
VCC supply						
V_{CC}	VCC 工作电压		4.0	-	15	V
V_{CC_ON}	VCC 启动电压	VCC rising	-	3.9	-	V
UVLO	VCC 欠压保护电压	VCC falling	3.3	3.6	3.9	V
I_{QCC}	VCC 静态电流	EN=GND	-	0.3	0.8	mA
I_{CC}	VCC 工作电流	EN=High, PWM=100KHz pulse	-	10	13	mA
BST _{UVLO}	BST 欠压保护电压	VCC falling	-	2.5	-	V
PWM, EN input						
V_{PWMH}	PWM 高阈值	PWM rising	2.5	-	-	V
V_{PWML}	PWM 低阈值	PWM falling	-	-	0.8	V
V_{ENH}	EN 高阈值	EN rising	2.5	-	-	V
V_{ENL}	EN 低阈值	EN falling	-	-	0.8	V
I_{EN}	EN 偏置电流	Normal mode	0	5	10	uA
I_{EN_SINK}	EN 下拉电流	VCC UVLO	1	-	5	mA
tpd _{EN}	EN 上升传输延迟	EN going from 0V to V_{ENH} to Q1 or Q2 turning on	-	75	120	ns
tpd _{EN}	EN 下降传输延迟	EN going from V_{ENL} to 0V to Q1 or Q2 turning off	-	75	120	ns
死区时间						
T_{dead}	死区时间	$V_{CC}=15V$	-	100	-	ns
		$V_{CC}=5V$	-	150	-	ns
内置二极管						
V_{DS-BST}	内置二极管导通电压		-	0.5	0.8	V
内置 MOSFET						
V_{BV}	击穿电压	$I_{DS}=250uA$, MOSFET 关断	30	-	-	V
I_{DSS}	漏极漏电流	$V_{DS}=30V$, MOSFET 关断	-	-	1	μA
3A- $R_{DS(ON)}$	导通电阻	$V_{CC}=12V$, $I_{DS}=1A$	-	19	28	m Ω
		$V_{CC}=4.5V$, $I_{DS}=1A$	-	27	40	
6A- $R_{DS(ON)}$	导通电阻	$V_{CC}=12V$, $I_{DS}=1A$	-	13	18	
		$V_{CC}=4.5V$, $I_{DS}=1A$	-	18	25	
10A- $R_{DS(ON)}$	导通电阻	$V_{CC}=12V$, $I_{DS}=1A$	-	8	8.5	
		$V_{CC}=4.5V$, $I_{DS}=1A$	-	11	14	
V_{SD}	寄生二极管导通电压	$I_{SD}=1A$, MOSFET 关断	-	0.7	1	V

应用信息

输入输出信号逻辑

输入		功率管	
EN	PWM	高边	低边
Low	Low	关断	关断
Low	High	关断	关断
High	Low	关断	开通
High	High	开通	关断

VCC 供电

CP9005 集成电源欠压保护功能，当电源电压低于欠压保护阈值时，芯片进入欠压保护，同时关断高边和低边内置 MOSFET。

因为芯片驱动 MOSFET 时需要消耗较大的电流，所以应选用低 ESR 的 VCC 旁路电容，该电容至少为 1 μ F，并尽量靠近芯片的 VCC 和 GND。

BST 自举电路

VCC 通过芯片内置的二极管为 BST 端外接的电容供电，该电容至少为 100nF。

VCC 欠压保护

当 VCC 电压低于欠压保护阈值时，高边和低边内置 MOSFET 保持为关断。

BST 欠压保护

当 BST 电压低于欠压保护阈值时，Q1 保持关断。

EN 使能控制

EN 使能控制端用来关断功率管。当 EN 电压低于开启阈值时，高边和低边内置 MOSFET 保持为关断；当 EN 电压高于开启阈值时，高边和低边内置 MOSFET 根据 PWM 信号切换电平。当芯片 VCC 电源欠压时，EN 端口被拉低到 GND。

PWM 控制

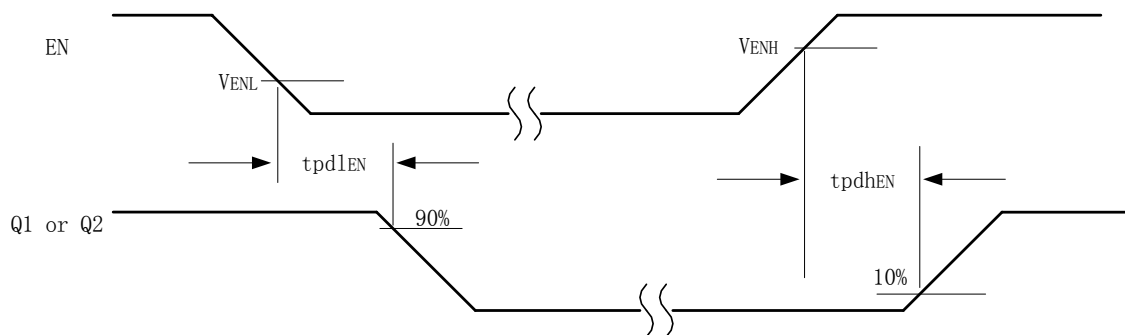
当 PWM 电压上升到高于 V_{PWMH} 后，低边内置 MOSFET 关断。为防止高边和低边内置 MOSFET 同时导通，低边内置 MOSFET 的关断后，高边内置 MOSFET 才会导通。

当 PWM 电压下降到低于 V_{PWML} 后，高边内置 MOSFET 关断。为防止高边和低边内置 MOSFET 同时导通，高边内置 MOSFET 的关断后，低边内置 MOSFET 才会导通。

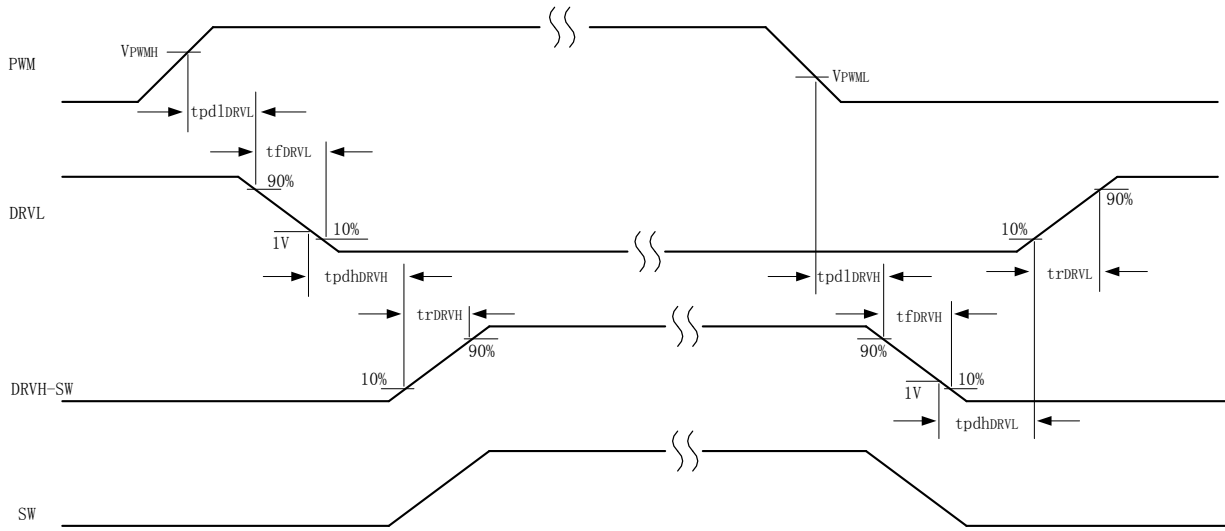
PCB 设计

在设计 PCB 时应遵循以下原则：

VCC 的旁路电容需要尽量靠近芯片的 VCC 和 GND。BST 的电容需要尽量靠近芯片的 BST 和 SW。当该电路用于较大功率的应用时，需要选用散热能力较好的 PCB，并控制芯片温度低于 150 $^{\circ}$ C。



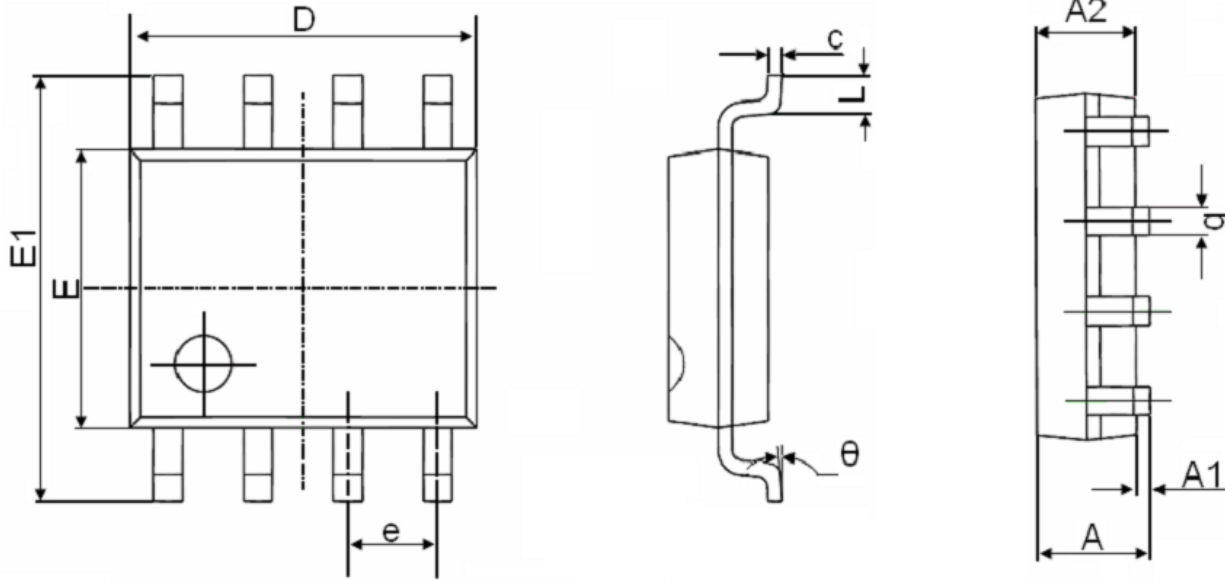
EN 使能控制延时时序图



死区时间控制延时时序图

■ 封装信息

● SOP-8



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°